

Étude de modèles d'exécution pour la validation de systèmes embarqués intensifs

Abdoulaye Gamatié, Pierre Boulet
LIFL - UMR 8022

Thématique de recherche

Contexte Ces dernières années ont connu une croissance accélérée de la complexité des systèmes embarqués. Cette observation est notamment vraie pour les systèmes-sur-puce à hautes performances (ou *high-performance system-on-chip* - HPSoC) qui intègrent sur une même puce, une architecture constituée de multiples ressources de calcul hétérogènes (par exemple, mémoires et processeurs) et un réseau d'interaction (ou *network-on-chip* - NoC) adapté pour la communication entre les différentes ressources. L'avènement de ces systèmes permet aujourd'hui d'envisager sur une puce des applications innovantes, très gourmandes en ressources de calcul, tel que le traitement multimédia.

De par leur complexité, les systèmes HPSoC posent de véritables défis de conception, dûs à la recherche du meilleur compromis possible concernant le partitionnement ou la distribution des applications sur des architectures d'exécution distribuées et hétérogènes sur une seule puce, afin d'optimiser les performances tout en réduisant les temps et les coûts de conception.

Les travaux de recherche menés au sein de l'équipe DaRT du LIFL - UMR 8022, ont pour objet de proposer des solutions au problème de la conception des systèmes HPSoC à travers la définition d'un processus de développement basé sur :

- un modèle abstrait de calcul permettant d'exprimer du calcul et des structures réguliers dans une application, une architecture et aussi leur association ;
- différents niveaux d'abstraction servant de supports à des raffinements. Ils facilitent l'analyse des systèmes décrits en proposant des niveaux de détail adéquats pour aborder des aspects spécifiques ;
- des techniques de compilation et d'optimisation établissant le passage entre des modèles décrits à différents niveaux d'abstraction. Elles permettent notamment de générer automatiquement du code pour la simulation ou l'exécution (SystemC, OpenMP Fortran) et la vérification (langages synchrones), ou de synthétiser une implantation matérielle (VHDL) d'un système. Cela permet d'évaluer différents choix de mise en œuvre d'un système et de trouver ainsi un compromis satisfaisant certaines exigences.

Ce processus est actuellement défini dans l'environnement GASPARD développé par DaRT en utilisant le profil standard MARTE (*Modeling and Analysis of Real-time and Embedded systems*) de l'OMG et l'ingénierie dirigée par les modèles (IDM).

Sujet Le sujet proposé ici porte particulièrement sur la modélisation formelle de modèles d'exécution afin d'aborder la validation de la distribution d'applications sur des architectures hétérogènes. Une telle modélisation rendrait possible, au plus tôt et à un haut niveau d'abstraction, l'étude du bon fonctionnement d'un système suivant des mise en œuvre particulières. Le coût de la validation (environ 70% de la conception) serait significativement réduit tout en améliorant la sûreté et la qualité des systèmes obtenus.

L'environnement GASPARD offre un cadre de réflexion idéal pour l'identification, la définition et l'intégration de modèles formels d'exécution afin d'accroître la qualité de son processus de conception :

- on souhaiterait étudier la question de la désynchronisation de systèmes HPSoC, c'est-à-dire le passage d'une description synchrone (monolithique) à une description multiprocesseur asynchrone (avec des parties peu ou pas synchronisées). Pour cela, on pourra s'inspirer des travaux sur la conception de systèmes globalement asynchrones, localement synchrones (GALS) ;
- on aimerait prendre en compte dans la modélisation des mécanismes de synchronisations et de communications disponibles dans le matériel ou la plate-forme d'exécution (FIFO, mémoire partagée, envois de messages...);
- un choix judicieux devrait être fait quant aux modèles sémantiques adéquats à la représentation des modèles. Parmi les possibilités, on peut mentionner les réseaux de processus de Kahn (ou *Kahn process networks* - *KPN*), ou le modèle réactif synchrone. De plus, l'utilisation des mécanismes de MARTE pour exprimer des descriptions basées sur ces modèles sémantiques devrait être étudiée.
- la mise en œuvre des propositions retenues sera réalisée dans l'environnement GASPARD afin de permettre des expérimentation.

Commentaires / motivations

Le sujet proposé cadre tout à fait avec la thématique « Informatique ubiquitaire » du Contrat de Projet Etat-Région (CPER) « Campus intelligence ambiante », auquel participe le laboratoire LIFL. Il est à la fois novateur et complémentaire aux travaux actuels menés dans DaRT. De plus, il est très important pour l'aboutissement du projet GASPARD dont l'objectif majeur est de permettre une exploration rapide et fiable de l'espace de conception des systèmes embarqués à hautes performances sur puce.

Le doctorant travaillera directement avec un chargé de recherche du CNRS et un professeur de l'université de Lille 1. Il sera également amené à collaborer avec les membres de équipe DaRT (une vingtaine de personnes), aux compétences variées (IDM, compilation, architecture matérielles, parallélisme, méthodes formelles), travaillant autour d'un projet unique : GASPARD. Par ailleurs, il pourra collaborer avec des partenaires industriels clés de DaRT, comme Thales ou ST Micro, qui s'intéressent aussi à la problématique du sujet.